

用户指南

——心电芯片 CN1xx 开发调试

版本 3.1

更新时间 2025 年 12 月 30 日

修订历史：

2024 年 09 月 29 日——zhangks——2.0：初版大纲生成。

2024 年 10 月 31 日——wangsc——2.1：更新布局布线注意事项。

2025 年 12 月 24 日——wangsc——3.0：更新更多注意事项。

2025 年 12 月 30 日——wangsc——3.1：添加应用原理图介绍。

目录

一、 整体概要	2
二、 心电实施说明	2
1. 硬件应用原理图推荐	2
2. 硬件布局布线推荐	2
3. 软硬件调试注意事项	4
4. 信号质量评估事项	6

一、整体概要

本说明介绍利用曦成半导体心电芯片 CN1XX 系列开发心电功能过程中的一系列事项，包括硬件 PCB 关键器件布局、关键信号走线、软硬件调试、信号质量评估等。

二、心电实施说明

1. 硬件应用原理图推荐

下图为 CN131 单导联三电极应用原理图，其中 RA、LA、RL 为心电电极输出，CX 芯片为 Cyzur 定制电源基准芯片，如需要请联系 CyzurTech 获取。

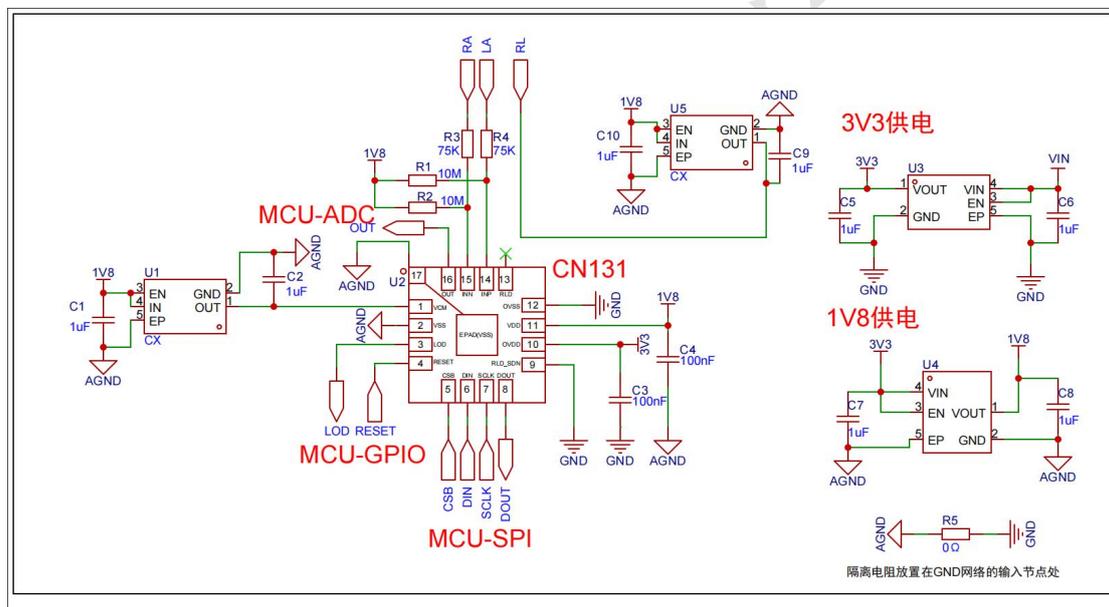


图 1 CN131 单导联三电极应用原理图

2. 硬件布局布线推荐

以 CN131 为例，同时适用于 CN121

2.1 两电极左右对称

应用场景：心率/心电胸带/贴，手持式心电监测设备

图解：

- CN121 摆放位置：**居中偏下放置，芯片方向向右下，此摆放方式下的心电电极顺序对应，走线方便。
- 心电电极 INN、INP 和 RLD 线路上的阻容摆放：**两电极电路中带导联检测功能的电路走线通常，无需过孔换层；若不需要导联检测功能，则走线需要过孔，优先将

- RLD 线路用过孔走线，INN 和 INP 尽量不要过孔。
- c. MCU：MCU 摆放在 CN121 的上方，优先保证 AOUT 模拟输出走线通畅（过孔 ≤ 2 ），其他 IO 的连接没有特殊要求。
 - d. 天线：无线通信天线的线路和净空区域需远离 CN121。
 - e. ESD 保护：ESD 管和电阻靠近对外电极接口放置，ESD 泄放回路为 AGND 而非 GND。
 - f. 电池供电：电池电源线路不可在电极走线附近。
 - g. 充电电路：由于测量时一般不处于充电状态，只对充电电路中连接到电池的线路进行要求——远离电极走线。
 - h. 1.8V 供电网络：可以通过过孔换层走线，远离心电电极走线更优。
 - i. CX 芯片靠近 CN1XX 的 VCM 端放置效果更佳。
 - j. 将 1.8VLDO，CX 即 CN121 放入屏蔽罩中，抗干扰效果更佳，屏蔽罩使用 AGND 接地。

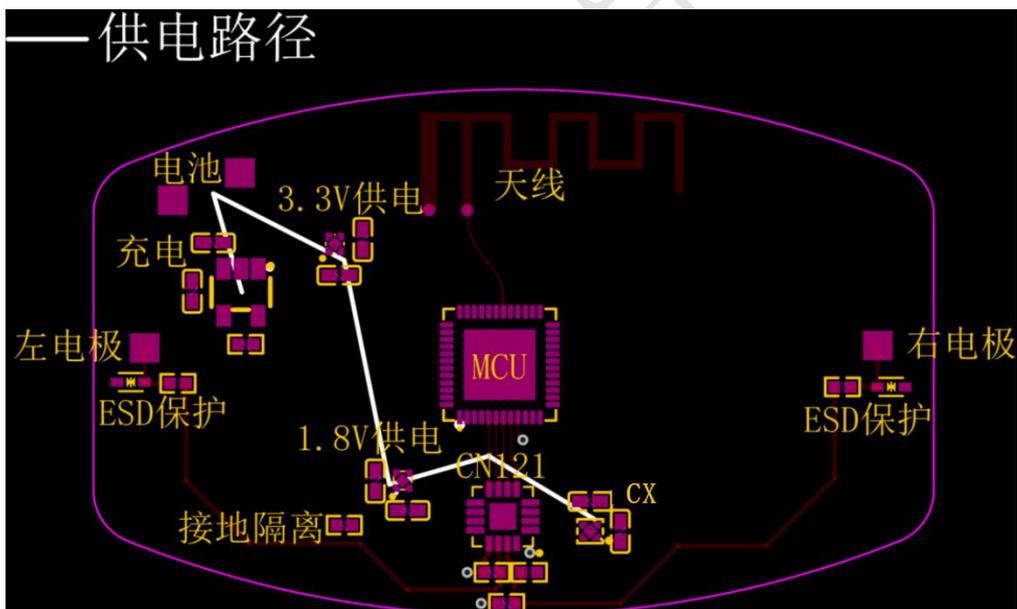


图 2 两电极左右对称场景推荐布局示意图

1.2 心电电极并排直出

应用场景：电极需要使用 FPC 或连接器连接心电极的场景

图解：

- a. 心电电极位置：心电芯片 CN1XX 选在离接口较近的位置摆放。
- b. 电极网络上电阻位置：靠近芯片放置。
- c. GPIO 走线：连接 MCU 的走线向下图中的右侧走线，可以避开模拟信号的区域。

- d. CX 芯片靠近 CN1XX 放置效果更佳。
- e. 电极片与 PCBA 通过线材连接，线材不能与电源等较大干扰线材交叉。

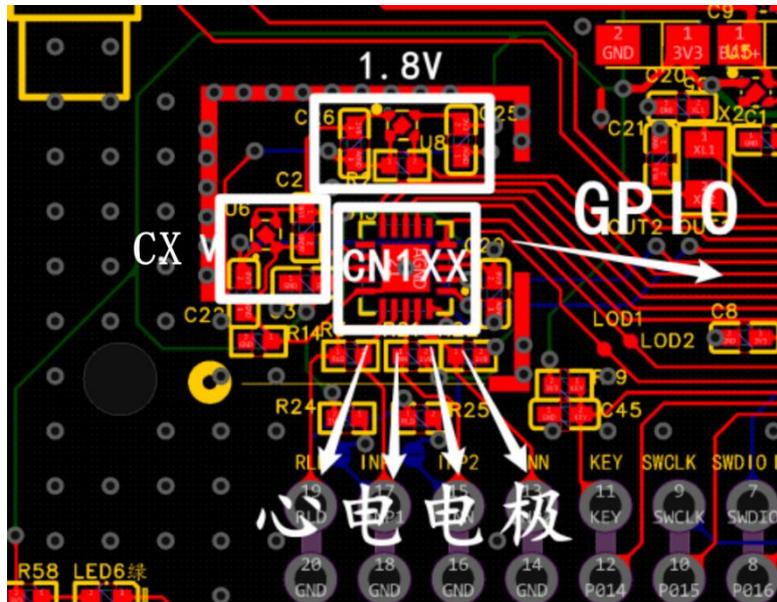


图 3 心电电极接口布局示意图

3. 软硬件调试注意事项

在进行软件调试前，应确保硬件心电相关功能可以正常工作。

2.1 硬件调试

预留好硬件关键网络的测试点，包括芯片 LOD 引脚、OUT 引脚、SPI 的四个引脚等。

本部分是 PCB 打板返回后，对心电芯片进行测试，确保芯片初步可正常工作。

(1) 测试环境检查

人体心电信号是非常微小的生物电信号，比较难测量且极易受环境中信号的干扰，对测试环境有一定的要求。

- a. 人体实测心电时，一定要用专用电极（最终成品上的电极）接触手指；不能直接接触排针或 pogo pin 上的金属，否则可能会导致检测不灵敏，波形失真；
- b. 心电模拟仪测试心电时，则可以直接连接到心电模拟仪的输出；
- c. 供电需用纯锂电池供电，使用经过 AC-DC 的电源设备供电，会引入干扰；
- d. 供电的电源线不宜太长，否则易引入工频干扰。
- e. 心电导联线建议使用屏蔽性能较好的导线，如使用普通导线，导线不宜过长。

(2) 心电芯片供电检查

- a. 检查心电芯片 VDD 供电 1.8V 是否正常
- b. 检查心电芯片 OVDD 供电 3.3V（或 1.8V）是否正常，且需要和 MCU 供电电压保持一致
- c. 检查心电芯片 VCM 供电是否在 0.9V 附近，使用示波器观测是否稳定。

(3) OUT 信号输出测试

- a. 芯片上电；
- b. 芯片 INN、INP 和 RLD 引脚接心电模拟仪；
- c. 示波器观察 OUT 引脚输出波形：可看到较明显的心电波形，如噪声太多，示波器可开启低通滤波；
- d. 芯片 INN、INP 和 RLD 引脚通过湿电极接人体左右手
- e. 示波器观察 OUT 引脚输出波形：可看到较明显的心电波形，如噪声太多，示波器可开启低通滤波。

(4) LOD 电平测试（若产品无导联脱落功能，则跳过）

- a. 芯片上电；
- b. 芯片 INN、INP 和 RLD 引脚接电极材料，按实际应用场景接触电极；
- c. 示波器观察 LOD 引脚电平变化：理想状态下，脱落时，LOD 输出高电平；导联时，LOD 输出低电平；
- d. 若 LOD 引脚电平变化不及预期，考虑以下做法：更换亲肤性更好的电极材料；增大电极材料与人体的接触面积。

2.2 嵌入式软件

本部分是嵌入式移植曦成 CN 系列驱动，利用 CyzurTech 配套的驱动，可大幅缩短开发周期。其中主要使用到的 MCU 的资源如下：

- 定时器：CN1xx_SDK 驱动需要一个定时器配合脱落检测和控制 ADC 采样频率；
- ADC：CN1xx_SDK 驱动需要 ADC 以固定采样率实时采集 OUT 引脚电压；
- SPI 软件模拟或 SPI 硬件外设：CN1xx 系列芯片的通信接口为 SPI，CN1xx_SDK 驱动内部集成了使用 GPIO 软件模拟 SPI 通信，只需配置相关 GPIO 的模式即可。通过实现预留好

的 SPI 调试触点，可以方便调试 GPIO 的配置是否正确。

(1) CN121 的 SPI 不同可能出现的原因如下：

- a. 使用 LDO 控制 CN121 的 1.8 或 3.3V 供电时，开启 LDO 与执行 CN121 初始化之间需要至少间隔 100ms，等待芯片上电完成。
- b. 3.3V 和 1.8V 都需要供电，SPI 才能通。
- c. 当 SPI 引脚连接到 MCU 的 NFC 功能引脚时，需要加入宏 CONFIG_NFCT_PINS_AS_GPIOS 使能该引脚的 GPIO 功能。
- d. 在较复杂的操作系统中，其他中断的运行可能会打乱软件 SPI 的时序，导致 CN121 的 SPI 始终出错，可以改为硬件 SPI。
- e. CN121 的 RST 引脚需要为低电平时 SPI 才有效，引脚连接 MCU 后必须进行配置并输出低电平，否则可能导致引脚悬空电压不稳。

4. 信号质量评估事项

本部分是通过于心电信号的频谱分析，得到信号信噪比，从而判断心电信号的质量，噪声是否严重。

3.1 导出心电数据

用户在嵌入式成功实现采集心电信号后，需要导出心电数据。以下是曦成建议的一个方式：

(1) 测试环境

- a. 磁场干扰小，周围电子设备少的环境；
- b. 电路板放置在平整干净的桌面上进行测试；
- c. 使用充电宝或者电脑 USB 端口进行供电。直接使用适配器连接插座或插线板供电，会受到较大的干扰，导致噪声淹没心电信号。

(2) 导出流程

- a. 心电模拟仪产生正弦信号，配置为幅度 1mv，频率 1.037Hz；
- b. 输入到芯片的 INN 和 INP 端；
- c. 使用串口或者蓝牙的方式保存不少于 4096 个数据，数据格式如下：

```

ecg_data1.txt X
data > ecg_data1.txt
1 -268
2 -267
3 -262
4 -255
5 -245
6 -232
7 -218
8 -203
9 -187
10 -170
11 -150
12 -127
13 -101
14 -73
15 -46
16 -28
17 0
    
```

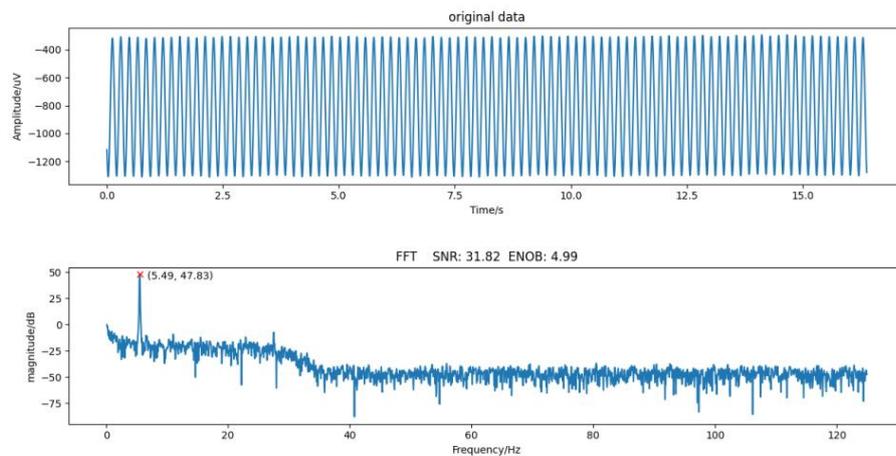
3.2 分析心电数据

使用曦成提供的“信号分析工具”进行信号质量分析。

- (1) 打开“信号分析工具”，输入采样率和采样点



- (2) 单击选择文件，选择保存的 TXT 文件然后点击分析并画图



- (3) 需要重点关注噪声有效值、SNR 和 ENOB 等关键值，建议在同等环境下，与曦成

提供的 EVK 做对比，使相关值尽量接近 EVK 的信号分析结果。建议的改进措施如下：

- a. adc 采样做平均
- b. 提高芯片的增益
- c. 优化 PCB 关键信号走线

鐵成半導體